

DISPOSITIVOS SEMICONDUCTORES Evaluación Final 2 de agosto de 2022



| Nombre y apellido: | Padrón: | |
|--------------------------|---------|--|
| Cuatrimestre de cursada: | Turno: | |

- El siguiente cuestionario corresponde a la primera parte de la evaluación integradora de la materia Dispositivos Semiconductores. El mismo consta de 5 preguntas y debe ser respondido en una hora, comenzando a las 15:00 y finalizando a las 16:00 sin excepción.
- Se recomienda organizar el tiempo para demorar 10 minutos por pregunta.
- Algunas preguntas pueden ser del tipo multiple choice (MC) y otras pueden ser con respuesta numérica.
- En las preguntas MC existe siempre una única respuesta correcta.
- En las preguntas numéricas debe responderse con unidades siempre y cuando corresponda.
- El cuestionario se aprueba con 3 preguntas correctas.
- La aprobación del cuestionario es necesaria para acceder a la segunda parte de la evaluación, pero no es suficiente para aprobar la evaluación integradora.
- En caso de no aprobar el cuestionario, la evaluación integradora estará desaprobada.

| Pregunta | Respuesta | Corrección |
|----------|----------------------------|---------------------------------|
| 1 | N=2,47 .10 ¹⁸ | Contract Land and State of Land |
| 2 | C | |
| 3 | В | |
| 4 | 2,68 V | |
| 5 | 10 | |
| | Calificación Cuestionario: | |
| | Nota Examen: | |
| | Nota Final: | |

| Firmar | al | entregar: | |
|--------|----|--|--|
| | | The second secon | |



DISPOSITIVOS SEMICONDUCTORES Evaluación Final 2 de agosto de 2022



- 1) Se quiere copiar un diodo de juntura simétrica PN de Si $(N_D=5\times10^{15}~{\rm cm^{-3}};T=300{\rm K})$ pero fabricándolo con Ge $(E_g=0,67~{\rm eV};~m_n/m_0=0,12;~m_p/m_0=0,3;~\mu_n=3900~{\rm cm^2/Vs};\mu_n=1900~{\rm cm^2/Vs};)$. Calcular los valores de concentración con el que se debe impurificar el Ge para obtener un valor ϕ_0 igual al del diodo basado en Si.
- 2) Se tiene un source común implementado con un transistor MOSFET canal N y que fue diseñado teniendo en cuenta una temperatura de 300 K. Además, se conoce que V_{GS} >> V_T y que λ es muy pequeño. Si la temperatura de trabajo es mayor a la de diseño, ¿cuál de las siguientes opciones es correcta? NOTA: despreciar la variación con la temperatura de los resistores.
 - A) El valor de V_{DSQ} disminuye.
 - B) El valor de k aumenta.
 - C) El valor de Avo disminuye.
 - D) El valor de r_o permanece constante.
 - E) Ninguna de las anteriores es correcta.
- 3) Un transistor TBJ PNP (β = 150; V_{BE_{on}} = -0,7 V; V_{BC_{on}} = -0,5 V; V_A = 300V) se encuentra polarizado con una fuente de tensión continua (V_{CC} = 6 V) y tres resistencias R_C = 500Ω, R_{B1} = 220 kΩ y R_{B2} = 60 kΩ. El emisor es conectado a V_{CC}, entre colector y tierra se coloca R_C, entre base y fuente se conecta R_{B1} y entre base y tierra se pone a R_{B2}. ¿En qué régimen de funcionamiento se encuentra el transistor?
 - A) Corte.
 - B) Saturación.
 - C) Modo Activo Directo.
 - D) Modo Activo Reverso.
 - E) Faltan datos para saberlo.
- 4) Se implementa un amplificador emisor común sin realimentación con un transistor PNP con parámetros β = 200, V_{BE_{on}} = -0,7 V, V_{BC_{on}} = -0,5 V y V_A → ∞. La tensión de alimentación es V_{CC} = 5 V, y el transistor está polarizado con una resistencia de base R_B = 39 kΩ entre la base del transistor y tierra, y una resistencia de colector, R_C = 100 Ω conectada entre el terminal de colector y tierra. A la entrada del amplificador, se conecta una señal senoidal (v_s) de tensión pico 30 mV y resistencia serie R_s = 1 kΩ a través de un capacitor de desacople de valor adecuado. A la salida se conecta una resistencia de carga R_L = 1 MΩ directamente al terminal de colector sin un capacitor de desacople. Calcular la tensión pico máxima de la señal de salida total v_{OUT}.
- 5) Determinar la cantidad mínima de transistores para realizar la compuerta lógica F = (A + B) * (C + D) usando la tecnología complementaria MOS.